

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-323153
(P2003-323153A)

(43) 公開日 平成15年11月14日 (2003.11.14)

(51) Int.Cl. ⁷ G 09 G 3/30 3/20	識別記号 6 1 1 6 1 2 6 2 4 6 7 0	F I C 09 G 3/30 3/20	デーマコード [*] (参考) J 5 C 0 8 0 6 1 1 H 6 1 2 D 6 2 4 B 6 7 0 J
--	--	----------------------------	---

審査請求 未請求 請求項の数 6 O L (全 12 頁)

(21) 出願番号 特願2002-127703(P2002-127703)

(22) 出願日 平成14年4月26日 (2002.4.26)

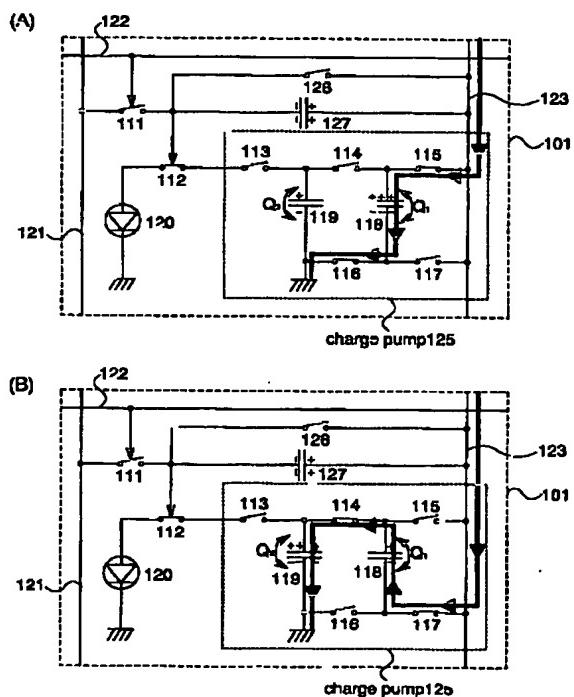
(71) 出願人 000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地
(72) 発明者 木村 肇
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(72) 発明者 山崎 舜平
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
F ターム(参考) 50080 AA06 BB05 DD05 DD25 DD28
DD29 FF11 JJ02 JJ03 JJ05
JJ06 KK07 KK43 KK47

(54) 【発明の名称】 発光装置

(57) 【要約】

【課題】 経時変化により発光素子の電圧電流特性が劣化すると、該発光素子の両電極間に流れる電流量が少なくなってしまい、所望の発光輝度を得ることができなかった。また、駆動用トランジスタの特性にバラツキが生じると、発光素子に供給する電流量にバラツキが生じていた。

【解決手段】 本発明は、経時変化による発光素子の劣化の影響を抑制するために、一定の電荷を発光素子の両電極間に流す電気回路を各画素に設けた発光装置を提供する。また本発明では、各画素に設けられるトランジスタは、線形領域で動作させ、且つ全てスイッチとしてのみ用いることで、トランジスタの特性バラツキの影響を受けない発光装置を提供する。



【特許請求の範囲】

【請求項1】容量素子と、発光素子とを有する画素が複数個設けられた発光装置であって、前記容量素子の電位差が電源電位 V_{dd} と同じ値になるまで当該容量素子に電荷を供給する手段と、前記容量素子の電位差が前記発光素子の発光開始電圧 V_{th} と同じ値になるまで前記発光素子に電荷を供給する手段とを有することを特徴とする発光装置。

【請求項2】容量素子と、発光素子とを有する画素が複数個設けられた発光装置であって、前記容量素子の電位差が電源電位 V_{dd} と同じ値になるまで当該容量素子に電荷を供給する手段と、前記容量素子の電位差が前記発光素子の発光開始電圧 V_{th} と同じ値になるまで、前記発光素子に電荷を供給する手段とを有し、前記容量素子の比例係数Cと、前記発光素子の両電極間に流れる電荷Aは、 $A = C \times (V_{dd} - V_{th})$ を満たすことを特徴とする発光装置。

【請求項3】第1及び第2の容量素子が備えられた昇圧回路と、発光素子とを有する画素が複数個設けられた発光装置であって、

前記昇圧回路は、前記第1の容量素子の電位差が電源電位 V_{dd} と同じ値になるまで当該第1の容量素子に電荷を供給する手段と、

前記第2の容量素子の電位差が電源電位 V_{dd} 及び前記発光素子の発光開始電圧 V_{th} の和と同じ値になるまで前記第1の容量素子に保持されている電荷を前記第2の容量素子に転送する手段と、前記第2の容量素子の電位差が前記発光素子の発光開始電圧 V_{th} と同じ値になるまで前記発光素子に電荷を供給する手段とを有することを特徴とする発光装置。

【請求項4】第1及び第2の容量素子が備えられた昇圧回路と、発光素子とを有する画素が複数個設けられた発光装置であって、

前記昇圧回路は、前記第1の容量素子の電位差が電源電位 V_{dd} と同じ値になるまで、当該第1の容量素子に電荷を供給する手段と、前記第2の容量素子の電位差が電源電位 V_{dd} 及び前記発光素子の発光開始電圧 V_{th} の和と同じ値になるまで、前記第1の容量素子に保持されている電荷を前記第2の容量素子に転送する手段と、前記第2の容量素子の電位差が前記発光素子の発光開始電圧 V_{th} と同じ値になるまで、前記発光素子に電荷を供給する手段とを有し、

前記第1の容量素子の比例定数 C_1 及び電位差 V_1 と、前記第2の容量素子の比例定数 C_2 及び電位差 V_2 、並びに前記発光素子の両電極間に流れる電荷Aは、 $A = C_2 \times \{(2 \times C_1 \times V_{dd}) / (C_1 + C_2) - (C_1 \times V_{th}) / (C_1 + C_2)\}$ を満たすことを特徴とする発光装置。

【請求項5】請求項3又は請求項4に記載の前記発光装置は、前記第1の容量素子の一方の電極にクロックを入

力する手段を有することを特徴とする発光装置。

【請求項6】請求項1乃至請求項4のいずれか一項において、

前記画素は複数のスイッチを有し、

前記複数のスイッチは單一極性の複数のトランジスタであることを特徴とする発光装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は発光素子を用いた発光装置の技術に関する。

【0002】

【従来の技術】近年、画像の表示を行う表示装置の開発が進められている。表示装置としては、液晶素子を用いて画像の表示を行う液晶表示装置が、高画質、薄型、軽量などの利点を活かして、携帯電話の表示画面として幅広く用いられている。

【0003】一方、発光素子を用いた発光装置の開発も近年進められている。発光装置は、既存の液晶表示装置がもつ利点の他、応答速度が速く動画表示に優れ、視野特性が広いなどの特徴も有しており、動画コンテンツが利用できる次世代小型モバイル用フラットパネルディスプレイとして注目されている。

【0004】発光素子は、有機材料、無機材料、薄膜材料、バルク材料及び分散材料などの広汎にわたる材料により構成される。そのうち、主に有機材料により構成される有機発光ダイオード(Organic Light Emitting Diode : OLED)は代表的な発光素子として挙げられる。発光素子は、陽極及び陰極、並びに前記陽極と前記陰極との間に発光層が挟まれた構造を有する。発光層は、上記材料から選択された1つ又は複数の材料により構成される。なお発光素子の両電極間に流れる電流量と発光輝度は正比例の関係にある。

【0005】発光装置には、発光素子と少なくとも2つのトランジスタを有する画素が複数個設けられている場合が多い。前記画素において、発光素子と直列に接続されたトランジスタ(以下駆動用トランジスタと表記)は、該発光素子の発光を制御する役目を担う。駆動用トランジスタのゲート・ソース間電圧(以下 V_{GS} と表記)と、ソース・ドレイン間電圧(以下 V_{DS} と表記)を適宜変化させると、該駆動用トランジスタを主に線形領域で動作させたり、主に飽和領域で動作させたりすることが出来る。

【0006】駆動用トランジスタを主に線形領域($|V_{GS} - V_{th}| > |V_{DS}|$)で動作させると、発光素子の両電極間に流れる電流量は、 $|V_{GS}|$ と $|V_{DS}|$ の両者の値によって変化する。なお駆動用トランジスタを主に線形領域で動作させる駆動方式は、定電圧駆動と呼ばれる。図7(B)は、定電圧駆動が適用される画素の概略図である。定電圧駆動では、駆動用トランジスタをスイッチとして用いて、必要なときに電源線と発光素子とをショートするこ

とによって、発光素子に電流を流す。

【0007】一方、駆動用トランジスタを主に飽和領域 ($|V_{GS}-V_{th}| < |V_{DS}|$) で動作させると、発光素子の両電極間に流れる電流量は、駆動用トランジスタの $|V_{GS}|$ の変化に大きく依存し、 $|V_{DS}|$ の変化に対しては依存しない。なお駆動用トランジスタを主に飽和領域で動作させる駆動方式は定電流駆動と呼ばれる。図7 (A) は、定電流駆動が適用される画素の概略図である。定電流駆動では、駆動用トランジスタのゲート電圧を制御することによって、必要な電流量を発光素子に流す。つまり、駆動用トランジスタを電圧制御電流源として用いており、電源線と発光素子の間に一定の電流が流れるように設定されている。

【0008】

【発明が解決しようとする課題】上述した定電圧駆動を適用した発光装置では、経時変化による発光素子の劣化の影響を受けていた。より詳しくは、経時変化により発光素子の電圧電流特性が劣化すると、発光素子の両電極間に流れる電流量が少なくなってしまい、所望の発光輝度を得ることができなかつた。

【0009】一方、定電流駆動を適用した発光装置では、発光素子の両電極間に設定された電流を供給するため、発光素子の経時変化による劣化の影響を抑制することは可能であった。しかしながら、駆動用トランジスタの移動度やしきい値などの特性にバラツキが生じると、発光素子に供給する電流量にバラツキが生じてしまっていた。つまり、駆動用トランジスタの特性バラツキは、表示画面にそのまま影響を及ぼし、表示画面はムラだらけになってしまった。

【0010】また、図7 (A) (B)において、スイッチング用トランジスタはnチャネル型トランジスタを行い、駆動用トランジスタはソース接地の関係からpチャネル型トランジスタを用いる場合が多くあった。そのため、絶縁表面上又は半導体基板上に異なる導電型のトランジスタを作製するため、その複雑な工程は歩留まり低下とコスト上昇を招いていた。

【0011】本発明は上述の問題点を鑑みてなされたものであり、経時変化による発光素子の劣化の影響を抑制した発光装置を提供する。また本発明は駆動用トランジスタの特性バラツキの影響を抑制した発光装置を提供する。さらに本発明は、異なる導電型のトランジスタを同一の絶縁表面上に作製することに起因した複雑な作製工程を簡略化することができる発光装置を提供する。

【0012】

【課題を解決するための手段】本発明は、経時変化による発光素子の劣化の影響を抑制するために、一定の電荷を発光素子の両電極間に流す電気回路を各画素に設けた発光装置を提供する。また本発明では、各画素に設けられるトランジスタを線形領域で動作させ、且つ全てスイッチとしてのみ用いることで、トランジスタの特性バラ

ツキの影響を受けない発光装置を提供する。

【0013】さらに本発明では、各画素に設けられるトランジスタは全てスイッチとして用いるため、その導電型は特に限定されない。したがって、各画素を単一極性のトランジスタで構成することが可能となり、作製工程を削減することができる。その結果、作製工程における歩留まりが向上し、作製費用を抑制することができる。

【0014】本発明の発光装置に設けられる画素の概略について図8 (A) を用いて説明する。図8 (A) において、111、112はスイッチ、120は発光素子、121は信号線、122は走査線、123は電源線、125は昇圧回路である。昇圧回路125に設けられた容量素子は、発光素子120に並列に接続されている。そして本発明では、昇圧回路125に設けられたスイッチを用いて、該容量素子に一定の電荷を蓄積して、その蓄積された電荷を発光素子120の両電極間に流すようにする。

【0015】発光素子120の電流電圧特性を図8 (B) に示す。図8 (B) から、発光素子120の両電極間に流れる電流量は、発光素子の120の両電極間に印加される電圧によって制御されていることがわかる。しかしながら、発光素子120の両電極間に流れる電流量と印加される電圧は比例関係ではない。

【0016】ここで、図8 (B) において180で示す領域の拡大図を図8 (C) に示す。そうすると、発光素子120に印加される電圧がある一定の電圧 V_{th} 以下の場合には、ほとんど電流は流れず、 V_{th} を超えたところからほぼ線形に電流が増加し始めている。本明細書では、発光素子120の両電極間に流れる電流値が線形に増加しはじめたときの電圧値を発光開始電圧 V_{th} と称する。言い換えると、発光素子120の印加電圧を増大せしめて、発光素子を発光開始電圧(立上り電圧) V_{th} 以上にすると、発光素子120は発光を開始する。

【0017】本発明は、容量素子と、発光素子とを有する画素が複数個設けられた発光装置であって、前記容量素子の電位差が電源電位 V_{dd} と同じ値になるまで当該容量素子に電荷を供給する手段(以下第1の手段と表記)と、前記容量素子の電位差が前記発光素子の発光開始電圧 V_{th} と同じ値になるまで、前記発光素子に電荷を供給する手段(以下第2の手段と表記)とを有し、前記容量素子の比例係数 C と、前記発光素子の両電極間に流れる電荷 A は、 $A = C \times (V_{dd} - V_{th})$ を満たすことを特徴とする。

【0018】本発明は、第1及び第2の容量素子が備えられた昇圧回路と、発光素子とを有する画素が複数個設けられた発光装置であって、前記昇圧回路は、前記第1の容量素子の電位差が電源電位 V_{dd} と同じ値になるまで、当該第1の容量素子に電荷を供給する手段(以下第3の手段と表記)と、前記第2の容量素子の電位差が電源電位 V_{dd} 及び前記発光素子の発光開始電圧 V_{th} の和と同じ値になるまで、前記第1の容量素子に保持されている

電荷を前記第2の容量素子に転送する手段（以下第4の手段と表記）と、前記第2の容量素子の電位差が前記発光素子の発光開始電圧 V_{th} と同じ値になるまで、前記発光素子に電荷を供給する手段（以下第5の手段と表記）とを有し、前記第1の容量素子の比例定数 C_1 及び電位差 V_1 と、前記第2の容量素子の比例定数 C_2 及び電位差 V_2 、並びに前記発光素子の両電極間に流れる電荷 A は、 $A=C_2 \times \{(2 \times C_1 \times V_{dd}) / (C_1 + C_2) - (C_1 \times V_{th}) / (C_1 + C_2)\}$ を満たすことを特徴とする。

【0019】前記第1乃至第5の手段とは、画素内に設けられたスイッチ、前記スイッチを制御する駆動回路及び前記画素に電流を供給する電流供給手段などに相当する。また本発明の発光装置に設けられた画素は複数のスイッチを有し、前記複数のスイッチは単一極性の複数のトランジスタであることを特徴とする。

【0020】

【発明の実施の形態】（実施の形態1）本実施の形態では、本発明の発光装置に設けられる画素の構成とその動作について図4（B）を用いて説明する。

【0021】最初に、本実施の形態における画素101の詳しい構成を図4（B）を用いて説明する。画素101において、111～114、126はスイッチ、120は発光素子、121は信号線、122は走査線、123は電源線、119、127は容量素子である。

【0022】スイッチ111、126は直列に接続され、スイッチ112～114は直列に接続されている。また容量素子119と発光素子120は並列に接続されている。なおスイッチ111～スイッチ114、126にはスイッチング機能を有する素子を用いればよく、好ましくはトランジスタを用いる。スイッチ111～スイッチ114、126としてトランジスタを用いる場合には、各スイッチのオン又はオフを制御する信号を入力するために、各スイッチに走査線を設けることが必要となるが、図4（B）においては図示を省略する。なおスイッチ113、114にはダイオードやゲート・ドレイン間を接続したトランジスタを用いてもよい。また本実施の形態においては、電源線の電位は V_{dd} 、発光素子120の発光開始電圧（しきい値電圧）は V_{th} とする。また容量素子119の電荷は Q_3 、比例係数は C_3 、電位差は V_3 とする。

【0023】なお図4（B）に示す画素101において、スイッチ111は画素101に対する映像信号の入力を制御し、スイッチ112は発光素子120と容量素子119の間の導通又は非導通を制御している。また容量素子127は画素101に入力される映像信号を保持し、スイッチ126は容量素子127に保持された電荷を放電することでスイッチ112をオフにして発光素子120の発光を停止せしめる機能を有する。このように、3つのスイッチ（トランジスタ）、容量素子及び発光素子を各画素に設けた発光装置のより詳しい説明につい

ては、特開2001-343933号公報に記載されているので、参考にするとよい。また、図1、2に示す各画素101においてスイッチ113、114及び容量素子119を除いたときにおける動作は、前記公報に記載された発光装置の動作に準ずるので、参考にするとよい。

【0024】次いで、図4（B）に示した画素101の動作について説明する。

【0025】まず、スイッチ111がオンになると、信号線121に入力されている映像信号は、スイッチ112に入力される。そして、該映像信号の電位に従って、スイッチ112のオン又はオフが決定する。ここでは、スイッチ112がオンになる映像信号が画素101に入力され、容量素子127にはスイッチ112がオンの状態を維持する所定の電荷が保持されているとする。

【0026】なお各画素101に入力される映像信号によって、各画素101が有する発光素子120の発光又は非発光が決定される。より詳しくは、各画素101に入力される映像信号によって、スイッチ112がオンになると、発光素子120は発光する。またスイッチ112がオフであると、発光素子120は非発光となる。

【0027】この状態において、スイッチ114をオンにして、スイッチ111、113、126はオフにする。そうすると、電源線123からスイッチ114を介して、容量素子119に向かって電流が流れる。電流が流れると、容量素子119の両電極間に電位差が生じ始め、徐々に電荷が蓄積される。この電荷の蓄積は、容量素子119の両電極間の電位差が電源線123の電位 V_{dd} と同じ値になるまで続けられる。そして、容量素子119に対する電荷の蓄積が終了すると、 Q_3 は以下の式（1）を満たす。

【0028】

$$【数1】 Q_3 = C_3 \times V_{dd} \dots (1)$$

【0029】次いで、スイッチ113をオンにして、スイッチ111、114、126はオフにする。なおここでは、スイッチ112は画素101に入力された映像信号によってオンになっているとする。そうすると、容量素子119、スイッチ113、112を介して発光素子120の両電極間に電流が流れる。このとき、容量素子119の電位差が発光素子120の発光開始電圧と同じ値になるまで、発光素子120の両電極間に電流が流れれる。つまり、式（1）に示した容量素子119の電位差から、発光素子120の発光開始電圧を引いた値が発光素子120に流れる電荷に相当する。この電荷を A とおくと、電荷 A は以下の式（2）を満たす。

【0030】

$$【数2】 A = C_3 \times (V_{dd} - V_{th}) \dots (2)$$

【0031】このようにして一定の電荷 A が発光素子120の両電極間に流れるとき、スイッチ113をオフにし、さらにスイッチ114をオンにして上述した動作を

繰り返す。なおこの動作は、所定の期間中繰り返して行われる。所定の期間とは、スイッチ112がオンである期間に相当し、言い換えるとスイッチ126が選択されて、容量素子127に保持された電荷が放電されるまでの期間に相当する。

【0032】このように本発明は、一定の電荷を発光素子の両電極間に流す回路を各画素に設けることにより、経時変化による発光素子の劣化の影響を抑制することができる。また本発明では、各画素に設けられるトランジスタは、線形領域で動作させ、且つ全てスイッチとしてのみ用いることで、トランジスタの特性バラツキの影響を抑制することができる。また本発明では、各画素に設けられるトランジスタは全てスイッチとして用いるため、その導電型は特に限定されない。したがって、各画素を单一極性のトランジスタで構成することが可能となり、作製工程を削減することができる。その結果、作製工程における歩留まりが向上し、また作製費用を抑制することができる。

【0033】(実施の形態2) 本実施の形態では、本発明の発光装置に設けられる画素の詳しい構成とその動作について図1、2を用いて説明する。

【0034】最初に、本実施の形態における画素101の詳しい構成を図1(A)を用いて説明する。画素101において、111、112、126はスイッチ、120は発光素子、121は信号線、122は走査線、123は電源線、125は昇圧回路(charge pump)、127は容量素子である。昇圧回路125は、スイッチ113～スイッチ117と容量素子118、119を有する。

【0035】スイッチ111、126は直列に接続され、スイッチ112～115は直列に接続され、スイッチ116、117は直列に接続されている。また容量素子118、119は並列に接続されている。なおスイッチ111～スイッチ117、126にはスイッチング機能を有する素子を用いればよく、好ましくはトランジスタを用いる。なおスイッチ113～スイッチ117、126としてトランジスタを用いる場合には、その導電型は特に限定されない。また各スイッチのオン又はオフを制御する信号を入力するために、各スイッチに走査線を設けることが必要となるが、図1、2においては図示を省略する。昇圧回路125が有するスイッチ113～117には、ダイオードやゲート・ドレイン間を接続したトランジスタを用いてもよい。また本実施の形態においては、容量素子118の電荷は Q_1 、比例係数は C_1 、容量素子119の電荷は Q_2 、比例係数は C_2 とする。さらに電源線の電位は V_{dd} 、発光素子120の発光開始電圧は V_{th} とする。

【0036】次いで、本発明の発光装置に設けられる画

素101の動作について図1、2を用いて説明する。

【0037】まず、スイッチ111がオンになると、信号線121に入力されている映像信号は、スイッチ112に入力される。そして、該映像信号の電位に従って、スイッチ112のオン又はオフが決定する。ここでは、スイッチ112がオンになる映像信号が画素101に入力され、容量素子127にはスイッチ112がオンの状態を維持する所定の電荷が保持されているとする。

【0038】この状態において、容量素子119には発光素子120の発光開始電圧が保存されているとする。そして図1(A)に示すように、昇圧回路125において、スイッチ115、116をオンにして、それ以外のスイッチをオフにする。そうすると、電源線123からスイッチ115、容量素子119を介して、スイッチ116に向かって電流が流れる。電流が流れると、容量素子118の両電極間には電位差が生じ始め、徐々に電荷が蓄積される。この電荷の蓄積は、容量素子118の両電極間の電位差が電源線123の電位 V_{dd} と同じ値になるまで続けられる。そして、容量素子118に対する電荷の蓄積が終了すると、電荷 Q_1 と電荷 Q_2 は以下の式(3)、(4)を満たす。

【0039】

$$Q_1 = C_1 \times V_{dd} \quad \dots (3)$$

【0040】

$$Q_2 = C_2 \times V_{th} \quad \dots (4)$$

【0041】次いで、図1(B)に示すように、昇圧回路125において、スイッチ114、117をオンにして、それ以外のスイッチはオフにする。そうすると、電源線123からスイッチ117、容量素子119を介し、スイッチ114を介して容量素子118に向かって電流が流れる。電流が流れると、容量素子118に蓄積されていた電荷は、容量素子119に転送される。この転送される電荷を ΔQ 、容量素子118の電位差を V_1 、容量素子119の電位差を V_2 とすると、以下の式(5)、(6)が成立する。

【0042】

$$-(Q_1 - \Delta Q) = C_1 \times V_1 \quad \dots (5)$$

【0043】

$$Q_2 + \Delta Q = C_2 \times V_2 \quad \dots (6)$$

【0044】容量素子118、119の両電極間の電位差 V_1 と V_2 を足した値は、電源線125の電位に等しいことから、以下の式(7)が成立する。

【0045】

$$V_{dd} = V_1 + V_2 \quad \dots (7)$$

【0046】そして上記の式(3)～(7)から、以下の式(8)に示すように容量素子119の電位差 V_2 を求めることができる。

【0047】

$$V_2 = (C_2 \times V_{th}) / (C_1 + C_2) + (2 \times C_1 \times V_{dd}) / (C_1 + C_2) \quad \dots (8)$$

【0048】続いて、図2(A)に示すように、昇圧回路125においてスイッチ113をオンにして、それ以外のスイッチはオフにする。このとき、スイッチ112は画素101に入力された映像信号によって、オンになっている。そうすると、容量素子119、スイッチ113、112を介して発光素子120の両電極間に電流が流れる。このとき、容量素子119の電位差が発光素子

120の発光開始電圧と同じ値になるまで、発光素子120の両電極間には電流が流れる。つまり、式(8)に示した容量素子119の電位差から、発光素子120の発光開始電圧を引いた値が発光素子120に流れる電荷に相当する。この電荷をAとおくと、電荷Aは以下の式(9)を満たす。

【0049】

$$A = C_2 \times \{ (2 \times C_1 \times V_{dd}) / (C_1 + C_2) - (C_1 \times V_{th}) / (C_1 + C_2) \} \dots (9)$$

【0050】続いて、一定の電荷Aが発光素子120の両電極間に流れると、図2(B)に示すように、スイッチ113をオフにする。このときスイッチ112以外のスイッチもオフを維持する。このようにして、図2(B)に示す状態になつたら、再び図1(A)の状態に戻って、上述した動作を繰り返す。

【0051】なお図1(A)から図2(B)に示した動作は所定の期間中繰り返して行われる。所定の期間とは、スイッチ112がオンである期間に相当し、言い換えるとスイッチ126が選択されて、容量素子127に保持された電荷が放電されるまでの期間に相当する。例えば、時間階調方式が適用された発光装置では、サブフレーム期間に相当する。

【0052】このように本発明は、一定の電荷を発光素子の両電極間に流す昇圧回路を各画素に設けることにより、経時変化による発光素子の劣化の影響を抑制することができる。また本発明では、各画素に設けられるトランジスタは、線形領域で動作させ、且つ全てスイッチとしてのみ用いることで、トランジスタの特性バラツキの影響を抑制することができる。また本発明では、各画素に設けられるトランジスタは全てスイッチとして用いるため、その導電型は特に限定されない。したがって、各画素を单一極性のトランジスタで構成することが可能となり、作製工程を削減することができる。その結果、作

製工程における歩留まりが向上し、また作製費用を抑制することができる。

【0053】なお上記の昇圧回路125の構成は一つの実施の形態であり、本発明はこれに限定されない。本発明の発光装置には、公知の如何なる構成の昇圧回路を適用することができる。

【0054】(実施の形態3) 本実施の形態では、上述した実施の形態とは異なる画素101の構成について図3、4(A)を用いて説明する。

【0055】図3(A)に示す画素101は、図1、2に示した画素101においてスイッチ116、117を除いた構成になっており、また容量素子118の一方の電極には、クロック信号が直接入力されるようになっている。図3(A)に示す画素101の構成とその動作の詳しい説明は、上述の実施の形態に準ずるので、ここでは省略する。

【0056】図3(B)に示す画素101は、図1、2に示した画素101に、容量素子141、スイッチ142～144を追加して、昇圧回路125の段数が1段増えて3段の構成になっている。該画素101においては、発光素子120に流れる電荷Aは以下の式(10)のように示すことができる。

【0057】

$$A = C_2 \times \{ (3 \times C_1 \times V_{dd}) / (C_1 + C_2) - (C_1 \times V_{th}) / (C_1 + C_2) \} \dots (10)$$

【0058】上記の式(10)では、 V_{dd} の項の係数は3となっているため、電荷Aに対する V_{th} の項の依存は小さくなる。電荷Aに対する V_{th} の項の依存が小さくなると、発光素子120の発光開始電圧 V_{th} に対する依存が小さくなるため、発光素子120の経時変化による劣化の影響をさらに抑制することができる。なお図3(B)に示す画素101の構成とその動作の詳しい説明は、上述の実施の形態に準ずるので、ここでは省略する。

【0059】図4(A)に示す画素101は、161、162、176はスイッチ、170は発光素子、171は信号線、172は走査線、173は電源線、125は昇圧回路(charge pump)、177は容量素子である。昇圧回路125は、スイッチ163～スイッチ167と容量素子168、169を有する。図4(A)に示す画

素101の動作の詳しい説明は、上述の実施の形態に準ずるので、ここでは省略する。

【0060】なお本実施の形態において、図3(A)では2段の昇圧回路125を有する画素101を示し、図3(B)では3段の昇圧回路125を有する画素101を示したが、本発明はこれに限定されない。画素101が有する昇圧回路125の段数は特に限定されない。

【0061】(実施の形態4) 本実施の形態では、図1(A)に示した画素101を実際にレイアウトした例について、図9を用いて説明する。

【0062】図9において、111～117、126はトランジスタであり、スイッチとして用いられる。122、182～187は走査線、121は信号線、123は電源線、181はグラウンド線である。118、11

9、127は容量素子であり、半導体とゲート配線との間の容量が用いられている。188は画素電極である。該画素電極188上には、発光層と対向電極とが積層して形成されるが、図9では図示を省略する。

【0063】トランジスタ111のソース領域又はドレイン領域の一方は、発光素子120（図示せず）の一方の電極に接続される。そして本実施の形態では、発光素子120から発せられる光は、基板とは反対側の面に出射される。図1（A）に示すように、画素101内に設けられている素子の数が多い場合には、発光素子120から発せられる光は、基板とは反対側の面に出射するようになることが好ましい。

【0064】また本発明では、容量素子118、119に保持することができる電荷の総量が重要になる。図9に示す画素101では、容量素子118、119の画素101に対する占有面積は同程度であるが、本発明はこれに限定されない。各容量素子の画素101に対する占有面積は特に限定されない。

【0065】（実施の形態5）本実施の形態では、本発明の発光装置に適用される駆動方式について簡単に説明する。

【0066】多階調の画像を表示するときの駆動方式としては、大別してアナログ階調方式とデジタル階調方式が挙げられるが、本発明の発光装置では両方式を適用することが出来る。両方式の相違点は、発光素子の発光、非発光の各状態において該発光素子を制御する方法にある。前者のアナログ階調方式は、発光素子に流れる電流量を制御して階調を得るという方式である。また後者のデジタル階調方式は、発光素子がオン状態（輝度がほぼ100%である状態）と、オフ状態（輝度がほぼ0%である状態）の2つの状態のみによって駆動するという方式である。

【0067】デジタル階調方式においては、多階調の画像を表現するためにデジタル階調方式と面積階調方式とを組み合わせた方式（以下面積階調方式と表記）やデジタル階調方式と時間階調方式とを組み合わせた方式（以下時間階調方式と表記）が提案されている。

【0068】面積階調方式とは、1画素を複数の副画素に分割し、各副画素で発光、又は非発光を選択することで、1画素において発光している面積と、それ以外の面積との差をもって階調を表現する方式である。また時間階調方式とは、特開2001-5426号にて報告されているように、発光素子が発光している時間を制御することにより、階調表現を行う方式である。具体的には、1フレーム期間を長さの異なる複数のサブフレーム期間に分割し、各期間での発光素子の発光又は非発光を選択することで、1フレーム期間内で発光した時間の長さの差をもって階調を表現する。

【0069】本発明の発光装置は、アナログ階調方式、デジタル階調方式のいずれも適用することができる。但

し、アナログ階調方式を適用する場合には、各画素に電位の異なる電源線を複数本設けるか、又は各画素に入力する信号に合わせて電源線の電位を変える必要が生ずる。一方、デジタル階調方式を適用する場合には、各画素の電源線の電位は全て同じで構わないため、隣接する画素間で電源線を共有することができる。

【0070】なお多色表示を行う発光装置においては、1画素にRGBの各色に対応した複数の副画素が設けられる。各副画素は、RGBの各材料の電流密度やカラーフィルタなどの透過率の相違により、同じ電圧を印加したとしても発せられる光の輝度は異なってしまうことがある。そのため、各色に対応した各副画素で電源線の電位を変えることが好ましい。

【0071】本実施の形態は、実施の形態1～3と任意に組み合わせることが可能である。

【0072】（実施の形態6）本実施の形態では、本発明の発光装置の概略について図5を用いて説明する。

【0073】図5（A）に示すように、本発明の発光装置は基板107上に複数の画素101がマトリクス状に配置された画素部102を有する。画素部102の周辺には、信号線駆動回路103、第1の走査線駆動回路104及び第2の走査線駆動回路105を有する。信号線駆動回路103と、第1の走査線駆動回路104及び第2の走査線駆動回路105には、FPC106を介して外部より信号が供給される。

【0074】図5（A）においては、1組の信号線駆動回路103と、2組の走査線駆動回路104、105を有しているが、本発明はこれに限定されない。駆動回路の個数は、画素101の構成に応じて任意に設計することができる。また図5（A）においては、画素部102の周辺に設けられる駆動回路は、同一基板上に画素部102と一体形成されているが、本発明はこれに限定されない。駆動回路は、画素部102が形成された基板107の外部に配置してもよい。

【0075】なお本明細書における発光装置とは、発光素子を有する画素部及び駆動回路を基板とカバー材との間に封入した発光パネル、前記発光パネルにIC等を実装した発光モジュール、表示装置として用いられる発光ディスプレイなどを範疇に含む。つまり発光装置は、発光パネル、発光モジュール及び発光ディスプレイなどの総称に相当する。

【0076】次いで、本発明の発光装置に設けられる信号線駆動回路103について図5（B）を用いて説明する。信号線駆動回路103は、シフトレジスタ131、第1のラッチ回路132及び第2のラッチ回路133を有する。動作を簡単に説明すると、シフトレジスタ131は、フリップフロップ回路（FF）等を複数列用いて構成され、クロック信号（S-CLK）、スタートパルス（S-SP）、クロック反転信号（S-CLKb）が入力される。これらの信号のタイミングに従って、順次サンプリングパル

スが出力される。

【0077】シフトレジスタ131により出力されたサンプリングパルスは、第1のラッチ回路132に入力される。第1のラッチ回路132には、デジタルビデオ信号が入力されており、サンプリングパルスが入力されるタイミングに従って、各列でビデオ信号を保持していく。

【0078】第1のラッチ回路132において、最終列までビデオ信号の保持が完了すると、水平帰線期間中に、第2のラッチ回路133にラッチパルスが入力され、第1のラッチ回路132に保持されていたビデオ信号は、一斉に第2のラッチ回路133に転送される。そうすると、第2のラッチ回路133に保持されたビデオ信号は、1行分が同時に信号線S₁～S_mに入力される。

【0079】第2のラッチ回路133に保持されたビデオ信号が信号線S₁～S_mに入力されている間、シフトレジスタ131においては再びサンプリングパルスが出力される。以後この動作を繰り返す。

【0080】次いで、第1及び第2の走査線駆動回路104、105について図5(C)を用いて説明する。第1及び第2の走査線駆動回路104、105は、シフトレジスタ134、バッファ135をそれぞれ有する。動作を簡単に説明すると、シフトレジスタ134は、クロック信号(G-CLK)、スタートパルス(G-SP)及びクロック反転信号(G-CLKb)に従って、順次サンプリングパルスを出力する。その後バッファ135で増幅されたサンプリングパルスは、走査線に入力されて1行ずつ選択状態にしていく。

【0081】なおシフトレジスタ134と、バッファ135の間にはレベルシフタを配置してもよい。レベルシフタを配置することによって、ロジック回路部とバッファ部の電圧振幅を変えることが出来る。

【0082】本実施の形態は、実施の形態1～4と任意に組み合わせることが可能である。

【0083】(実施の形態7) 本発明の発光装置の駆動方法が適用される電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディオ、オーディオコンポ等)、ノート型パソコン、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等)、記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc(DVD)等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置)などが挙げられる。それらの電子機器の具体例を図6に示す。

【0084】図6(A)は発光装置であり、筐体2001、支持台2002、表示部2003、スピーカー部2004、ビデオ入力端子2005等を含む。本発明は表示部2003に適用することができる。また本発明によ

り、図6(A)に示す発光装置が完成される。発光装置は自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができる。なお、発光装置は、パソコン用、TV放送受信用、広告表示用などの全ての情報表示用表示装置が含まれる。

【0085】図6(B)はデジタルスチルカメラであり、本体2101、表示部2102、受像部2103、操作キー2104、外部接続ポート2105、シャッター2106等を含む。本発明は、表示部2102に適用することができる。また本発明により、図6(B)に示すデジタルスチルカメラが完成される。

【0086】図6(C)はノート型パソコンコンピュータであり、本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポイントティングマウス2206等を含む。本発明は、表示部2203に適用することができる。また本発明により、図6(C)に示す発光装置が完成される。

【0087】図6(D)はモバイルコンピュータであり、本体2301、表示部2302、スイッチ2303、操作キー2304、赤外線ポート2305等を含む。本発明は、表示部2302に適用することができる。また本発明により、図6(D)に示すモバイルコンピュータが完成される。

【0088】図6(E)は記録媒体を備えた携帯型の画像再生装置(具体的にはDVD再生装置)であり、本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体(DVD等)読み込み部2405、操作キー2406、スピーカー部2407等を含む。表示部A2403は主として画像情報を表示し、表示部B2404は主として文字情報を表示するが、本発明は表示部A、B2403、2404に適用することができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。また本発明により図6(E)に示す画像表示装置が完成される。

【0089】図6(F)はゴーグル型ディスプレイ(ヘッドマウントディスプレイ)であり、本体2501、表示部2502、アーム部2503を含む。本発明は、表示部2502に適用することができる。また本発明により、図6(F)に示すゴーグル型ディスプレイが完成される。

【0090】図6(G)はビデオカメラであり、本体2601、表示部2602、筐体2603、外部接続ポート2604、リモコン受信部2605、受像部2606、バッテリー2607、音声入力部2608、操作キー2609等を含む。本発明は、表示部2602に適用することができる。また本発明により、図6(G)に示すビデオカメラが完成される。

【0091】図6(H)は携帯電話であり、本体2701、筐体2702、表示部2703、音声入力部2704、音声出力部2705、操作キー2706、外部接続

ポート2707、アンテナ2708等を含む。本発明は、表示部2703に適用することができる。なお、表示部2703は黒色の背景に白色の文字を表示することで携帯電話の消費電流を抑えることができる。また本発明により、図6(H)に示す携帯電話が完成される。

【0092】なお、将来的に発光材料の発光輝度が高くなければ、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0093】また、上記電子機器はインターネットやCATV(ケーブルテレビ)などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。発光材料の応答速度は非常に高いため、発光装置は動画表示に好ましい。

【0094】また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部に発光装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

【0095】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また本実施の形態の電子機器は、実施の形態1～5に示したいずれの構成の発光装置を用いても良い。

【0096】

【発明の効果】本発明は、経時変化による発光素子の劣化の影響を抑制するために、一定の電荷を発光素子の両

電極間に流す電気回路を各画素に設けた発光装置を提供する。また本発明では、各画素に設けられるトランジスタを線形領域で動作させ、且つ全てスイッチとしてのみ用いることで、トランジスタの特性バラツキの影響を受けない発光装置を提供する。

【0097】さらに本発明では、各画素に設けられるトランジスタは全てスイッチとして用いるため、その導電型は特に限定されない。したがって、各画素を単一極性のトランジスタで構成することが可能となり、作製工程を削減することができる。その結果、作製工程における歩留まりが向上し、作製費用を抑制することができる。

【図面の簡単な説明】

【図1】 本発明の発光装置に具備される画素の構成とその動作を説明する図。

【図2】 本発明の発光装置に具備される画素の構成とその動作を説明する図。

【図3】 本発明の発光装置に具備される画素の構成を示す図。

【図4】 本発明の発光装置に具備される画素の構成を示す図。

【図5】 本発明の発光装置を示す図。

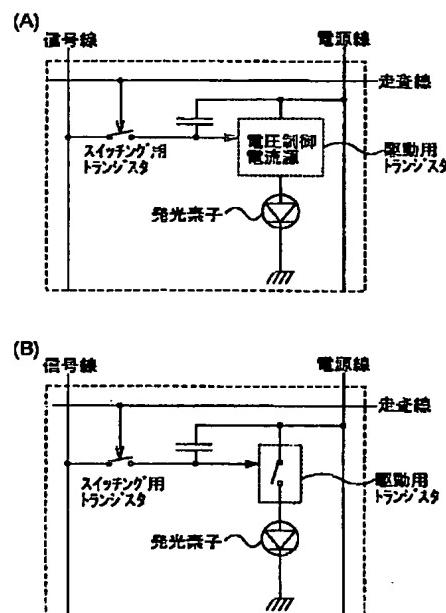
【図6】 本発明の発光装置が適用される電子機器を示す図。

【図7】 定電流駆動と定電圧駆動の概念図。

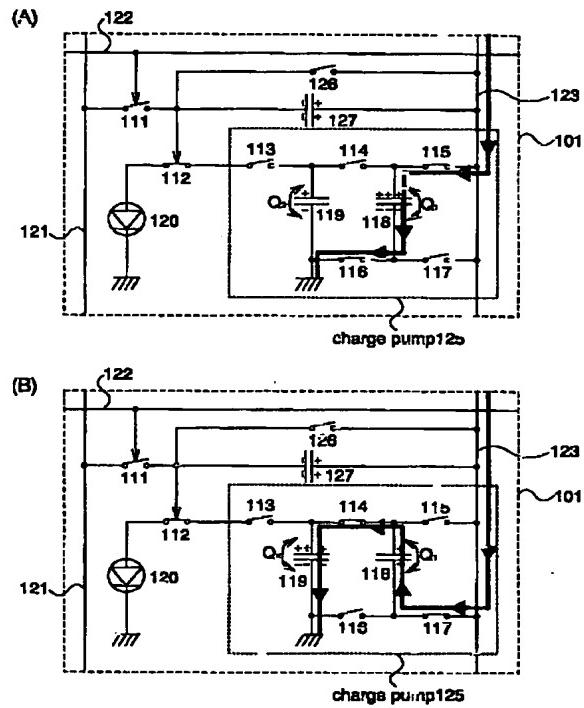
【図8】 本発明の発光装置に具備される画素の構成を示す図。

【図9】 本発明の発光装置に具備される画素のレイアウト図。

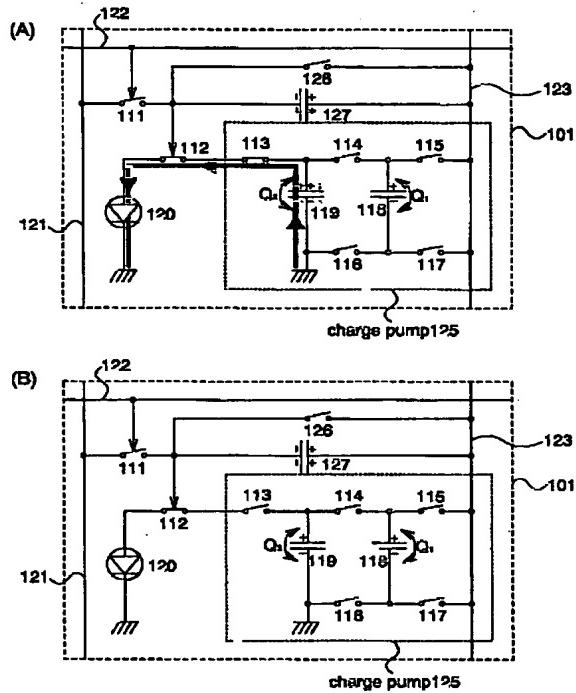
【図7】



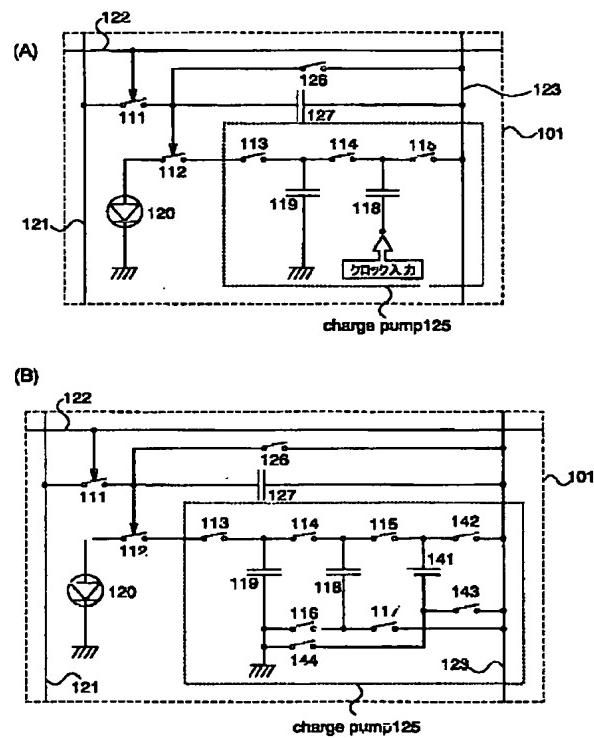
【図1】



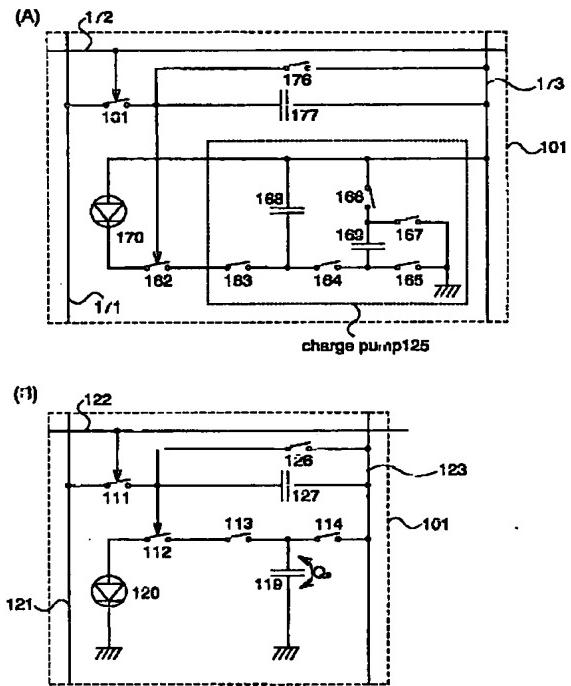
【図2】



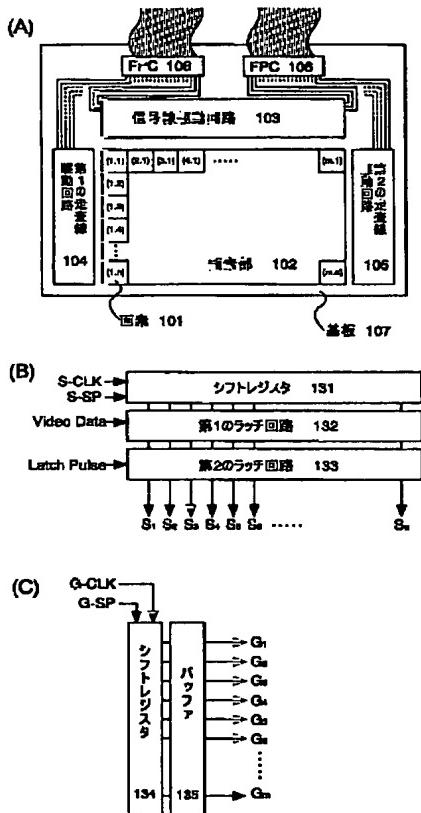
【図3】



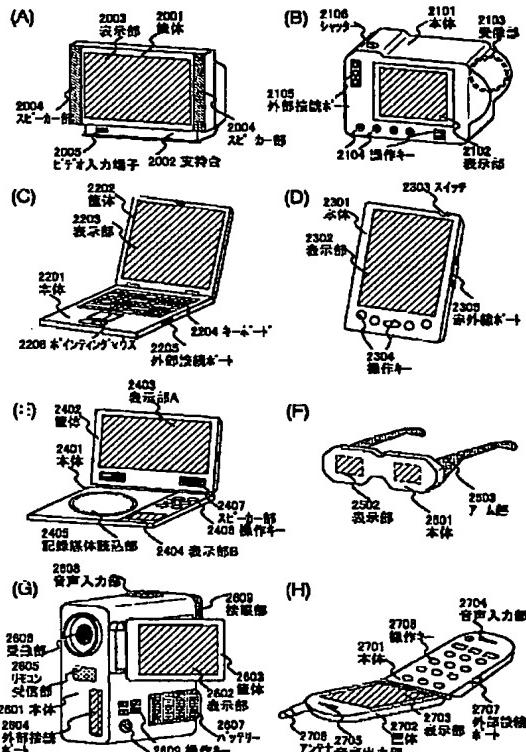
【図4】



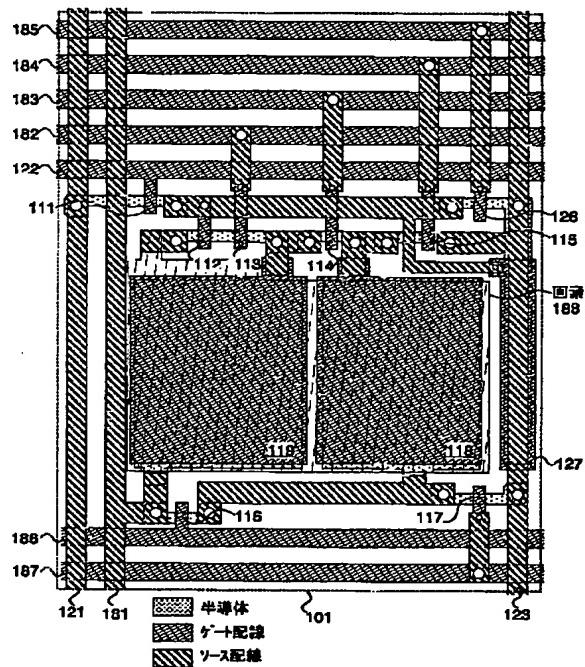
【図5】



【図6】



【図9】



【図8】

